



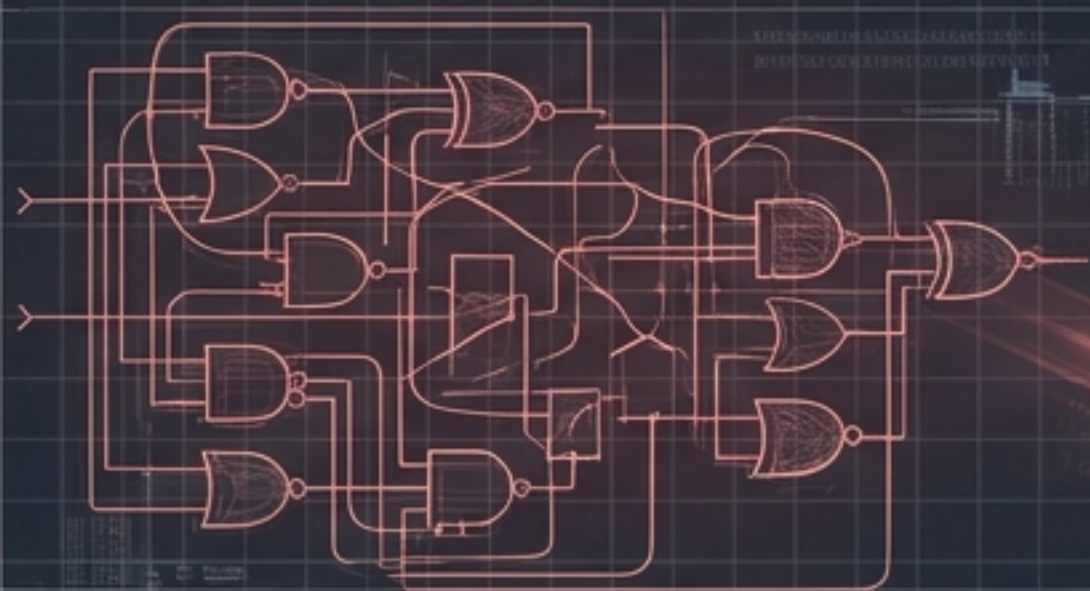
SIMPLIFICANDO CIRCUITOS: el desafío de los mapas de Karnaugh

- Mapas de Karnaugh: De la Tabla de Verdad al Circuito Óptimo

Una guía visual para la simplificación y el diseño digital eficiente.

El Objetivo: Máxima Velocidad, Mínimo Coste

El diseño digital eficiente exige reducir el número de compuertas y sus interconexiones. Menos niveles lógicos significan menor retardo de propagación (mayor velocidad) y diseños físicos más simples (menor coste financiero y de mantenimiento).

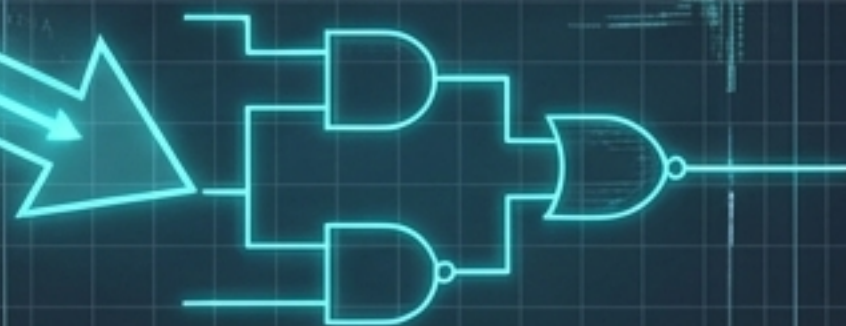


Coste
(Hardware)

Velocidad
(Retardo)



La función mínima =
Mínimo número de términos
+ mínimo número de variables.



La Evolución de la Simplificación Lógica

Álgebra de Boole

$$\begin{aligned} F &= \overline{A}BC + \overline{A}BC + \overline{A}B'C + \overline{A}B'C \\ &= \overline{A}BC + \overline{A}BC + \\ &= \overline{A}BC + \overline{A}B' + \overline{A}B' \\ &= \overline{A}B'C + \overline{A}B'C + \overline{A}B'C + \overline{A}B'C \\ &= \overline{A}B'C + \overline{A}B'C \end{aligned}$$

- Método no sistemático (basado en intuición)
- Difícil saber cuándo se alcanza la reducción máxima
- Propenso a errores ocultos

Mapas de Karnaugh

1	0	1	1
1	0	1	0
1	0	1	0
1	1	0	0

- Algoritmo gráfico paso a paso
- Validación visual inmediata de la simplificación máxima
- Estructura bidimensional a prueba de errores

El ADN de las Ecuaciones: Formas Canónicas

Estandarizar una función lógica significa expresarla utilizando exclusivamente sumas de productos (m) o productos de sumas (M) que contengan todas las variables.

Concepto	Minitérmino (m _n)	Maxitérmino (M _n)
Operación Interna	Producto (AND)	Suma (OR)
Forma Normal	Sumatoria de Productos (FND)	Productoria de Sumas (FNC)
Valor Objetivo en Tabla	Busca los "1"	Busca los "0"
Ejemplo Visual	$A \cdot !B \cdot C$	$(A + !B + C)$

De la Tabla a la Ecuación

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$m_3 = !A \cdot B \cdot C$$

Lista de minitérminos:
 $F(A,B,C) = \sum m(3, 4, 7)$

$$M_0 = A+B+C$$

Lista de maxitérminos:
 $F(A,B,C) = \prod M(0, 1, 2, 5, 6)$

La Anatomía del Mapa Bidimensional

El mapa de Karnaugh reorganiza la tabla de verdad en una cuadrícula de 2^n celdas. Cada celda representa un término canónico exacto. La magia reside en su disposición espacial: las celdas adyacentes difieren en un solo bit.

$\overline{A}$	B	
	$\overline{0}$	1
$\overline{0}$	0	1
1	2	3

Mapa de 2 variables
(4 celdas)

A	B			
	00	01	11	10
0	0	1	3	2
1	4	5	7	6

Mapa de 3 variables
(8 celdas)

AB	CD			
	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

Mapa de 4 variables
(16 celdas)

La Trinidad Lógica

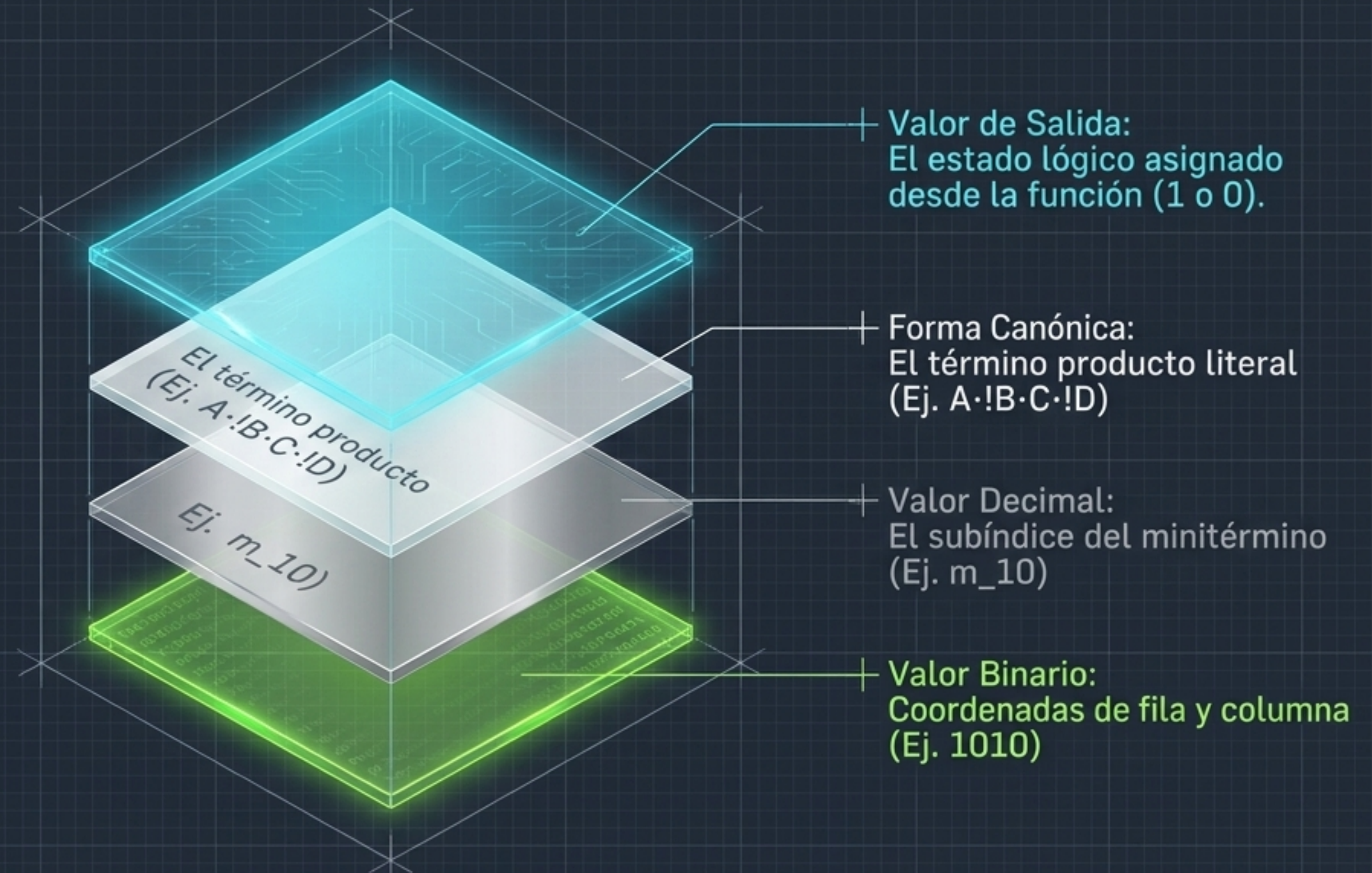
Tres lenguajes distintos expresando la misma realidad matemática.

A	B	C	D	Salida
1	0	1	0	1

$$A \cdot !B \cdot C \cdot !D$$

	00	01	11	10
00				
01				
11				
10				1

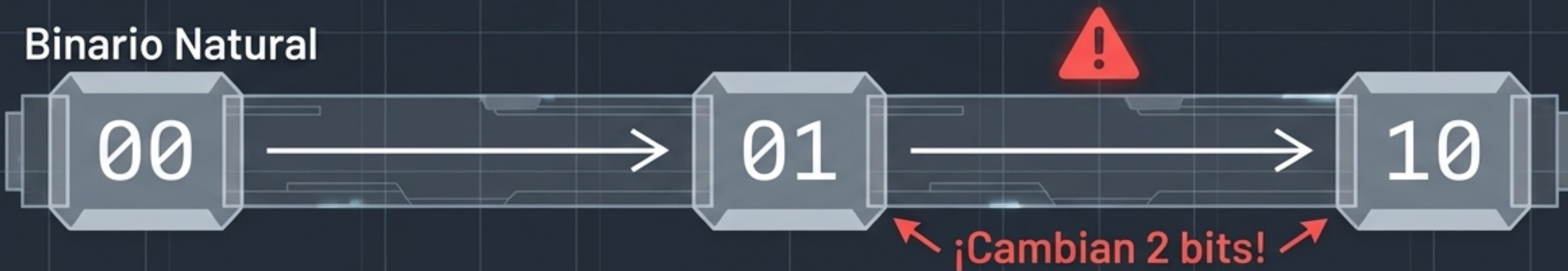
El Genoma de una Celda



El Engranaje del Mapa: Código Gray

Para que la representación espacial permita la simplificación geométrica, la adyacencia física debe equivaler a la adyacencia lógica. El Código Gray garantiza que al movernos de una celda a otra, horizontal o verticalmente, solo varía una variable.

Binario Natural

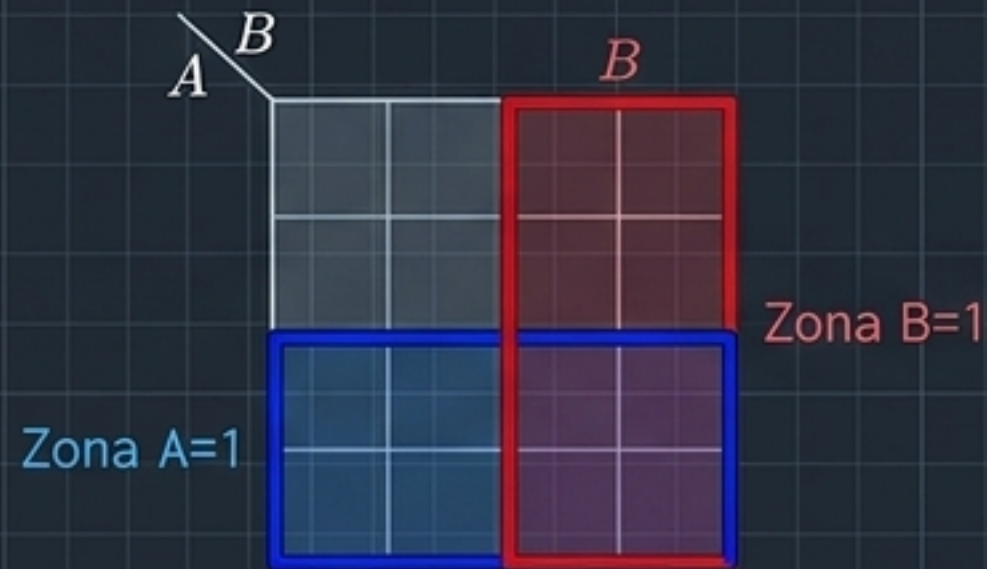
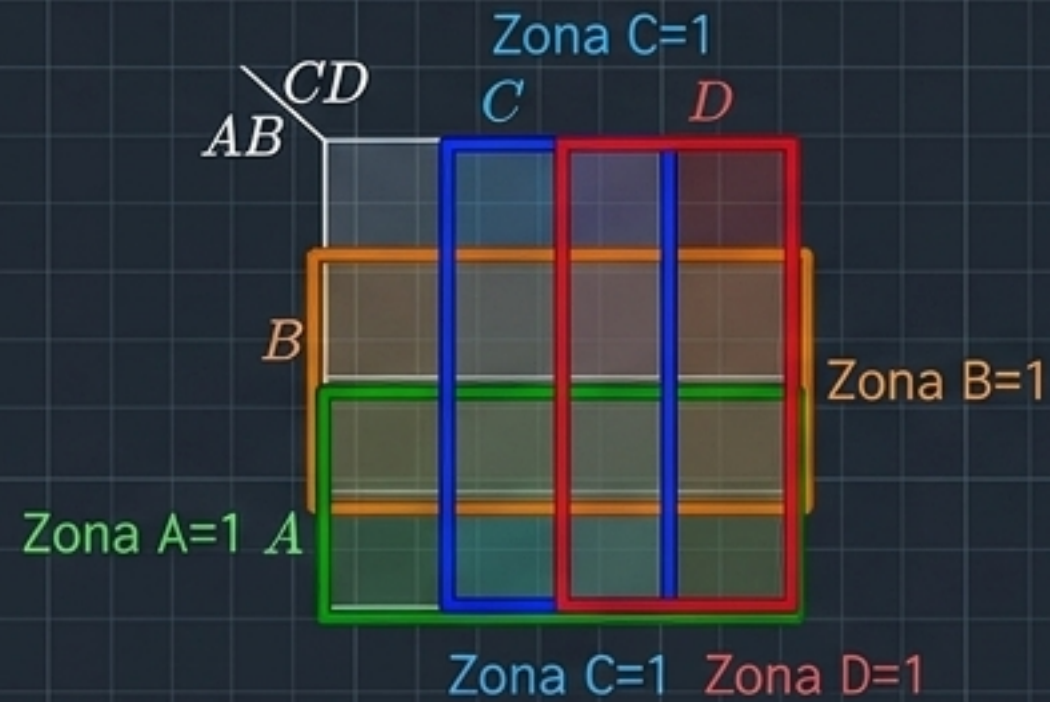


Código Gray



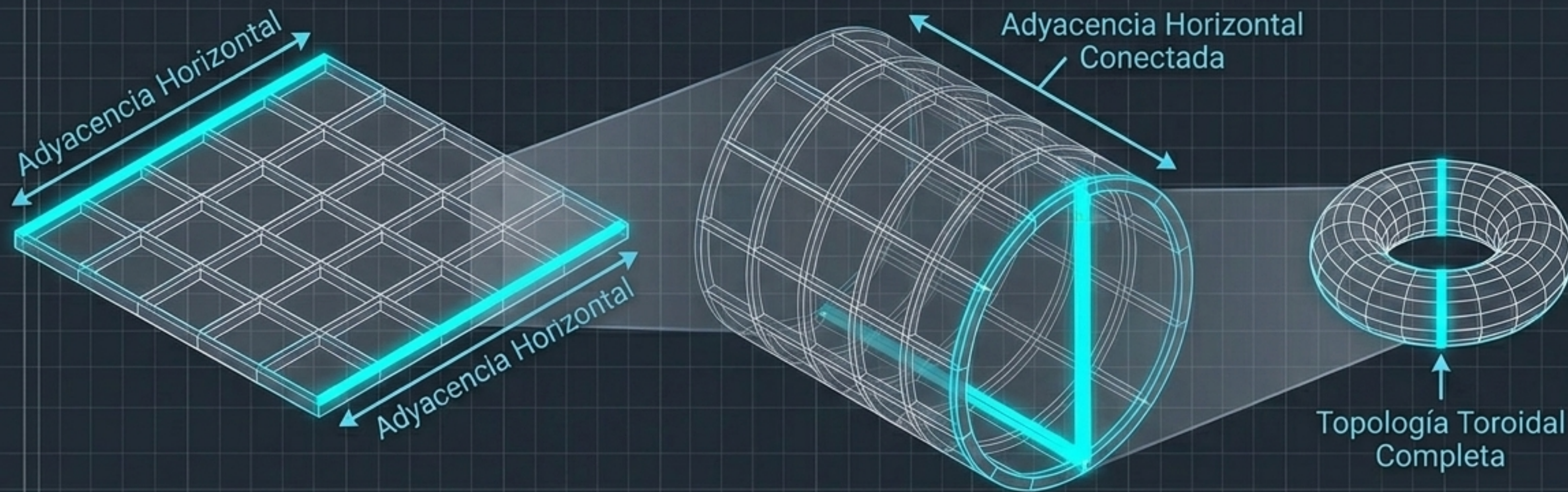
Topografía Lógica: Zonas de Influencia

Cada variable divide el mapa exactamente por la mitad. Dentro del área sombreada, la variable es verdadera (1). Fuera de ella, la variable es complementada (0).



Adyacencia Cíclica: El Mapa no tiene Bordes

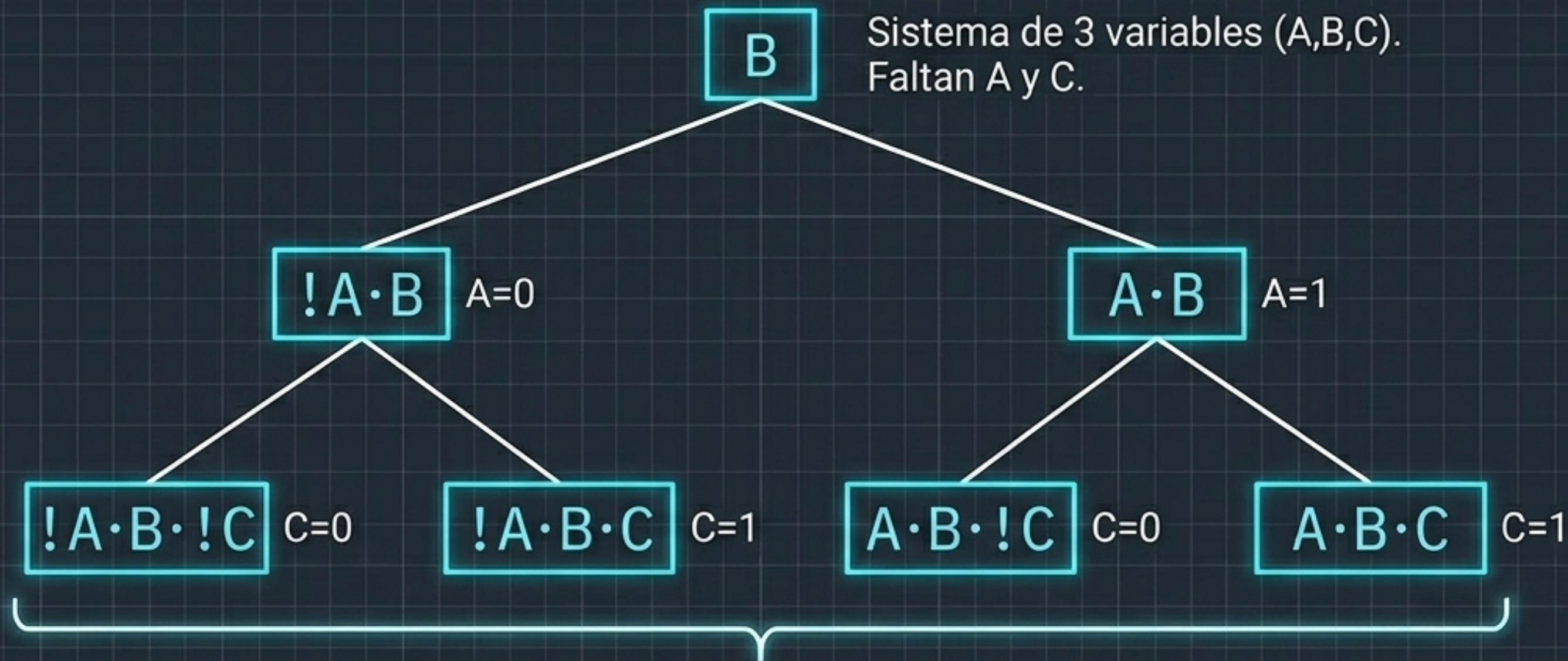
La adyacencia geométrica no se limita al plano interior. Los extremos superior e inferior, así como los laterales derecho e izquierdo, son adyacentes entre sí. Topológicamente, el mapa funciona como un cilindro doblado o un toroide.



Regla estricta: No existe adyacencia en diagonal.

Estandarización: Ramificación de Variables Ausentes

Antes de poblar el mapa, cada término producto debe contener todas las variables. Si falta una variable, el término se expande en dos ramas (0 y 1) por cada variable ausente.



4 minitérminos estandarizados listos para el mapa.

Poblando el Plano

Cada minitérmino estandarizado de la ecuación FND actúa como una coordenada precisa. Se coloca un "1" en la celda correspondiente. Los términos redundantes coinciden en la misma celda.

$$F(A,B,C) = !A \cdot !B \cdot !C + A \cdot !B \cdot C + A \cdot B \cdot C + A \cdot !B \cdot C$$

$AB \backslash C$		0	1	11	10
00	1	1	1	1	
01	0	1	1	1	

Términos redundantes reafirman el estado lógico.

El Flujo del Diseño Lógico

El mapa está preparado. Al tener todos los minitérminos dispuestos en un espacio donde la adyacencia física es igual a la lógica, el terreno está listo para agrupar los "1's y sintetizar el circuito físico más económico y veloz posible.



Requisito de
Diseño
(Tabla de Verdad)



Extracción
(Ecuación
Canónica FND)



Estandarización
(Expansión de
variables)



Mapeo
(Mapa poblado
con 1s)



Próximo Paso:
Agrupación y
Minimización